Ingenieurhochschule für Seefahrt Warnemünde/Wustrow
Direktorat Wissenschaftlicher Gerätebau

```
NN      NN       AA       NN      NN      OOOO        SSSSSS
NNN     NN     AA  AA     NNN     NN    OO    OO    SS      SS
NN NN   NN   AA      AA   NN NN   NN   OO      OO   SS
NN  NN  NN   AA      AA   NN  NN  NN   OO      OO     SSSSSS
NN   NN NN   AAAAAAAAAA   NN   NN NN   OO      OO           SS
NN     NNN   AA      AA   NN     NNN    OO    OO    SS      SS
NN      NN   AA      AA   NN      NN      OOOO        SSSSSS
```

```
***************************************
*                                     *
*   B A U G R U P P E N S Y S T E M   *
*                                     *
***************************************
```

Stand: 01.01.1989

N A N O S - Baugruppensystem fuer die Experimentautomatisierung und wissenschaftlichen Geraetebau

Das NANOS - Baugruppensystem fuer Mikrorechneranwendungen ist eine gemeinsame Entwicklung der Ingenieurhochschule fuer Seefahrt Warnemuende / Wustrow und des Betriebsteiles Entwicklungs- und Produktionsstaette mikroelektronischer Rationalisierungsmittel (EPMR) des VEB Datenverarbeitungszentrum Rostock . Es wird zentral im BT EPMR gefertigt.
Fuer den Aufbau leistungsfaehiger kleiner und preiswerter Rechnerarbeitsplaetze zur Anwendung in der Lehre und im Wissenschaftlichen Geraetebau wurde das NANOS - Baugruppensystem entwickelt.
Die Moeglichkeit des Aufbaus sehr kleiner Systeme soll nach dem gleichen Konzept gegeben sein, wie die Realisierung grosser Systeme, z.B. solcher, die fuer die Programmentwicklung erforderlich sind. Spezifische Ergaenzungsbaugruppen sollen sich einfach und ohne groesseren oekonomischen Aufwand in das Baugruppensystem einfuegen. Die Orientierung des Hardwarekonzeptes des NANOS-Baugruppensystems erfolgte auf eim dem internationalen Standardbetriebssystem CP/M-kompatiblen Betriebssystem. Das NANOS-System stellt ein Sortiment von Mikrorechner- und Peripheriebaugruppen im Format 95 x 170 mm und entsprechender Software dar.
Die zentrale Baugruppe des Mikrorechnersystems ist die zentrale Recheneinheit (ZRE) auf der Basis des Mikroprozessors UB 880. Als Bus wurde der des Systems K 1520 nach TGL 37271 gewaehlt, um vorhandene Mess- und Prueftechnik weiter nutzen zu koennen und um die Kompatibitaet zum K 1520 - System elektrisch zu sichern.

Beim Einsatz des Systems ergeben sich folgende Besonderheiten:

- abweichende Lastfaktoren einzelner Baugruppen gegenueber TGL 37271,
- Einschraenkung des Adressierungsraumes fuer I/O-Baugruppen (statt 256 stehen nur 128 Adressen zur Verfuegung),
- Verkabelung nicht nur griffseitig, sondern auch mittels Flachbandkabel aus der Mitte der Leiterplatte heraus.

Das NANOS-Baugruppensystem ermoeglicht die Realisierung von einfachsten Systemen bis zu Rechnern der Leistungsklasse Buerocomputer. Die folgenden Anwendungsfaelle sind fuer einen Einsatz dieses Systems relevant:

- Aufbau kleiner Steuerungen fuer Geraete und fuer die Anwendung im Ratiomittelbau und Sondermaschinenbau,
- Aufbau kleiner und mittlerer Geraete im wissenschaftlichen Geraetebau,
- Aufbau dezentraler Systeme fuer die Experimentautomatisierung,
- Realisierung von kostenguenstigen mikrorechnergestuetzten Lehrsystemen - Dialogarbeitsplaetze fuer die Lehre in Ausbildungseinrichtungen,
- Aufbau von Terminals.

```
*****************************************************
*   N A N O S - B A U G R U P P E N S Y S T E M    *
*****************************************************
```

Das NANOS- Baugruppensystem umfasst gegenwaertig folgende Baugruppen:

- NANOS R 1.1-01/1
  Zentrale Recheneinheit ZRE (CPU I)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-01/2
  Zentrale Recheneinheit CPU II
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-02/1
  48 K - Dynamische - RAM - Speicherkarte
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-03/2
  256 - kDRAM - Speicherbaugruppe / RAM- Floppy
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-04/1
  EPROM - Speicherbaugruppe (MEM 1.1)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-14/1
  DIANA - Farbgrafik - Controller
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-05/1
  Bildschirmsteuerung VIDEO 2 (64 Zeichen/Zeile)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-05/2
  Bildschirmsteuerung VIDEO 3 (80 Zeichen/Zeile)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-08/2
  Netzwerkinterfaceeinheit (NIU /IFSS)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-07/1
  I/O - Baugruppe
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-17/1
  Hard - Disk - Koppelbaugruppe
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-09/1
  Floppy - Disk - Anschluszsteuereinheit (FDCI)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-12/1
  IFSS - Verteiler (VIFSS)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-11/1
  ANALIN - Baugruppe (Analogeingabe-Baugruppe)
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-13/1
  IG - Impulszaehler - Baugruppe
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-15/1
  EPROM - Programmier - Baugruppe
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-11/1
  Rueckverdrahtungs - Leiterplatte
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.1-06/1
  Kassetteninterface/RESET-Baugruppe
  Entwickler: IHS Warnemuende/Wustrow

- NANOS R 1.2-04/1
  8-Bit-Binaereingabe , interruptfaehig
  Entwickler: VEB DVZ Rostock / BT EPMR *

- NANOS R 1.2-02/1
  Anschluszsteuerung 2 x IFSS
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-12/1
  Anschluszsteuerung Zweidrahtbus (ASZ)
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-06/1
  CMOS - RAM - 16 KByte - Baustein
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-10/1
  Ueberwachungsbaugruppe (UeW)
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-09/1
  CMOS - Echtzeituhr (EZU)
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-01/1
  Anschluszsteuerung V.24
  Entwickler: VEB DVZ Rostock/BT EPMR *

- NANOS R 1.2-05/1
  8 - Bit - Binaer - E/A - Baugruppe
  Entwickler: VEB DVZ Rostock / BT EPMR *

- NANOS R 1.2-03/1
  DAU (Analogausgabe - Baugruppe)
  Entwickler: VEB DVZ Rostock/BT EPMR *

  Die mit * gekennzeichneten BG sind nur über
  VEB DVZ/BT EPMR zu bestellen!
- Die angegebenen BG-Nr. sind Bestellnummer des VEB DVZ/BT EPMR-.

Zentrale Recheneinheit ZRE (CPU I)

Funktion: Die Steckeinheit ist die zentrale Baugruppe des Mikrorechnersystems "NANOS". Sie verfuegt ueber einen Busanschluss entsprechend K 1520 Standard. Primaer erfolgt der Einsatz der Baugruppe als zentrale Recheneinheit im NANOS-System. Der Einsatz der Steckeinheit als selbstaendiger Mikrorechner (z.B. Mini-Prozessrechner) ist moeglich.
Der Rechner stellt eine Minimalkonfiguration, bestehend aus der CPU UB 880 , der PIO UB 855, einem Progammspeicher (EPROM 2 x U 2708 / 2716) von 2 / 4 kByte, einem Arbeitsspeicher (RAM 2 x U 214 / 224) von 1 kByte sowie der notwendigen Steuerlogik (Taktgenerator, Adressdecoder, POWER-ON-Ruecksetzschaltung und Boot-Logik), dar.
In der Interruptkette besitzt die PIO die hoechste Prioritaet.Die Adressdecodierung ist fest und umfasst den Bereich von 00 ...7FH. Ein Anschluss der PIO wird fuer die Speicherausblendung / Boot-Logik genutzt. Diese Ausgaenge sind ungepuffert auf dem Steckverbinder X 2 herausgefuehrt (vorzugsweise fuer den Anschluss einer Tastatur sowie Audio-Kasseten-Interface).

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
	1* 26 polig, indirekt / X 2
Elektr. / mech. Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5 V +/- 5% / ca. 700 mA
(+12 V und -5 V	+ 12 V +/- 5% / ca. 50 mA
nur bei Einsatz von U 2708)	- 5 V +/- 5% / ca. 20 mA
Bausteinadressen:	PIO - 00 ...7FH
Speicher: EPROM	2 Stck. U 2708 / 2716
	2 bzw. 4 kByte, abruestbar
	in Stufen zu 1 / 2 kByte
RAM	2 Stck. U 214 D bzw. U 224 D
	1 kByte
Adressierung:	in Stufen zu 8 kByte
RESET-Schaltung:	POWER-ON-RESET ca. 20 ms

Software: Pruefprogramm ZRE - Test

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende/Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H.Nerger Tel. 57369

Zentrale Recheneinheit CPU II

Funktion: Die NANOS-CPU II ist so konzipiert, dass eine sehr flexible Speicherkonfigurierung moeglich ist. Fuer die Bestueckung sind eine Speicherbank und zwei 28-polige Steckverbinder vorgesehen.

Die Bestueckung der Speicherbank ist in mehreren Varianten moeglich. Es koennen DRAM's der Organisation 64kx1bit und 256kx1bit eingesetzt werden. Ebenfalls moeglich ist der Einsatz von 16kx1bit-Bausteinen. In diesem Falle muss aber darauf geachtet werden, dass Typen zum Einsatz kommen, die nur eine Betriebsspannung von 5 Volt benoetigen (z. B. K565 U6).Darueber hinaus ist die Moeglichkeit gegeben, vollstaendig auf eine DRAM-Bestueckung zu verzichten. Eine Minimalbestueckung koennte dann beispielsweise aus 2k EPROM und 2k CMOS-RAM bestehen.

Bei Betrieb in der 256-kByte-Variante ist wegen des Adressumfanges eine Zuordnung zwischen logischen(Prozessor-) Sektoren (LS) und physischen(Speicher-)Sektoren (PS) erforderlich.

Zu diesem Zweck ist der gesamte physische Speicher in 1-kByte-Sektoren unterteilt. Ein Pointer bezeichnet aus der Menge der 256 physischen 1-k-Sektoren diejenigen 64 Sektoren, die den aktuellen Arbeitsspeicher bilden sollen.
Diese Betriebsart ist selbstverstaendlich auch mit geringerem RAM-Umfang realisierbar und sinnfaellig, vor allem, wenn das abzuarbeitende Programm im EPROM steht und ein RAM-Speicher von 64 kByte gefordert ist.

Fuer das residente Programm der NANOS-CPU II stehen zwei 28-polige Steckplaetze (STPL1, STPL2) zur Verfuegung. Der zweite Steckplatz kann wahlweise mit einem byte-wide organisierten CMOS-RAM bestueckt werden, der ueber eine externe Spannungsquelle gepuffert werden kann. Damit koennen bei Spannungsausfall Daten und wichtige Betriebsparameter gesichert und ein definierter Wiederanlauf des Systems gewaehrleistet werden.

Fuer den autonomen Betrieb wurde auf der Baugruppe neben dem Power-on-Reset eine Watch-Dog-Schaltung eingesetzt, die bei Ueberschreitung von Systemreaktionszeiten einen Ruecksetzvorgang einleitet, der mit dem M1-Signal des Prozessors synchronsiert ist, um den Datenerhalt in den dynamischen Speichern der ZRE zu sichern.
Die verschiedenen Bestueckungsvarianten und die vielfaeltigen Moeglichkeiten der Adressenzuordnung erfordern eine flexible Zugriffssteuerung. Um hier ein umfangreiches Wickelfeld und eine aufwendige Steuerschaltung zu umgehen, wurde ein PROM MH 74S287 als logisches Verknuepfungselement vorgesehen.

Mit der MODE-Steuerung kann sehr schnell (nur ein OUT-Befehl) eine andere vorgegebene Segmentzuordnung gewaehlt werden.

Technische_Daten:

Baugruppenabmessung:	95 mm * 170 mm
Steckraster:	20 mm
Bestueckung:	CPU - U 880 DRAM - 8 * U 2164, bzw. - 8 * U 61256 EPROM- 2 * U 2716 ... 27256, bzw. CMOS-RAM- 1 * U 6516 Quarz - 9,875 MHz, bzw. 16 MHZ
Besonderheitem:	Watch-Dog Power-Fail-Schaltung fuer CMOS-RAM uneingeschraenkt DMA-faehig 2 Speichermoden flexible Speichersegmentsteuerung
Einsatzklasse:	5/60/30/95/10-1E TGL 26465
Betriebspannung:	+5V (+/- 5%), ca. 0,8 A evtl. Stuetzspannung 2,7 V...3 V
Bussteckverbinder:	2 * 58-polig, indirekt, Bauf.304-58 TGL 29331/03 Signalgestaltung nach TGL 37271

Software: Pruefsoftware

Eingesetzte_Spezialbauelemente: Keine

Entwickler: IHS Warnemuende/Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: E.Kuecklich, Tel. 57 337

48 K - Dynamische - RAM - Speicherbaugruppe

Funktion: Die 48 - kDRAM Baugruppe ist fuer die Anwendung in K 1520 - Systembus kompatiblen Mikrorechnersystemen vorgesehen. Sie ist ein dynamischer Operativspeicher mit einer Speichergroesse von 48 kByte, der aus sechs 8 kByte - Bloecken besteht. Diese koennen in beliebiger Zuordnung auf folgende acht Adressbereiche verteilt werden:
0000H ... 1FFFH, 2000H ... 3FFFH, ... , E000H ... FFFFH
Eine Teilbestueckung der Baugruppe mit den RAM - IC's ist moeglich (Minimalkonfiguration 8 x U 256 , entsprechend 16 kByte), wobei der kleinste Adressbereich 8 kByte betraegt.
Mit /MEMDI kann der gesamte Speicherbereich abgeschaltet werden. Der notwendige Refresh muss durch das Rechnersystem erfolgen, wird aber schon bei jedem /MREQ des Systems, auch ohne Zugriff auf die Baugruppe, durchgefuehrt.
Der Systemreset bei Verwendung von dynamischen Speichern muss sicherstellen, dass keine unvollstaendigen Speicherzyklen entstehen koennen.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
Elektr. / mech. Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5 V +/- 5% / ca. 800 mA
	+ 12 V +/- 5% / ca. 200 mA
	- 5 V +/- 5% / ca. 30 mA
Speicherbereich:	max. 48 kByte
Adressbereich:	0000H ... FFFFH in 8 kByte-Bereichen
min. Adressbereich:	8 kByte
Besonderheiten:	Refresh bei jedem /MREQ

Software: Speichertestprogramm

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende/Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H.Nerger Tel. 57 369

Speicherbaugruppe   2 5 6   k D R A M

Funktion: Die Arbeit mit Betriebssystemen wie SCP/X erfordert schnelle Massenspeicher, da im Rechner nur die jeweils aktiven Programmkomponenten enthalten sind. Da Floppy Disk-Laufwerke in vielen Faellen nicht zur Verfuegung stehen, bieten sich RAM-Disketten an. Diese werden bei Arbeitsbeginn mit den erforderlichen Programmen und Dateien geladen. Sie ermoeglichen ein zuegiges Arbeiten, wobei die Massenspeicher wie Kassetten- oder Floppy-Laufwerke erheblich weniger beansprucht werden. Die Arbeitsgeschwindigkeit liegt weit ueber der mit echten Floppy-Laufwerken erreichbaren.

Technische_Daten:

Abmessungen der Baugruppe: 95 mm x 170 mm

Elektr. und mechan. Anschluss: K-1520-Systembus

Betriebsspannung: + 5V

Stromaufnahme: 700 mA

Speicherkapazitaet: 256 kByte

Speicherbausteine: 32 x U 2164 oder Aequival.
(t<270 ns bei Betr.-Art 1.1
t<450 ns bei Betr.-Art 1.2)

Auffrischzyklen: CPU-gesteuert

Funktionsprinzip: Fensterzugriff mit einer Breite von 256 Byte

Betriebsarten:
1.1 64 k Hauptspeicher + 192 k RAM-Floppy
1.2 256 k RAM-Floppy
2. Multiprogrammbetrieb

Steuerung der Baugruppe: Ueber eigenen Port (belegt 8 Adressen)

Software:
- Speichertestprogramm
- SCP/X-Einbindung fuer A 5120 und EMOS-Kassettensystem der IHS

Eingesetzte_Spezialbauelemente: 3 x PROM MH 74S287 (Programmiervorschrift in Dokumentation)

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: E. Kuecklich, Telefon: 57337

EPROM - Baugruppe (MEM 1.1)

Funktion: Die EPROM - Baugruppe ist als Programmspeicher in groesseren K 1520 - Systembus kompatiblen Mikrorechner-systemen vorgesehen. Sie ermoeglicht in Abhaengigkeit vom eingesetzten Speichertyp (U 2708, U 2716, U 2732) eine Erweiterung des Speicherbereiches bis max. 16 kByte. Die Steckeinheit kann mit max. 8 Stueck EPROM der Aequivalenz-typen U 2708 bis U 2732 bestueckt werden.
Die Baugruppe ermoeglicht bei Bestueckung mit RAM- IC's 6116 die Erweiterung des Operativspeichers um max. 16 kByte.
Die Blockadresse wird ueber Wickelbrucken festgelegt.

Bestueckung mit U 2708: 0000H, 2000H, ... , E000H
Bestueckung mit U 2716/ 6116 0000H, 4000H, ... , C000H

Mit /MEMDI kann der gesamte Speicherbereich abgeschaltet werden.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
Elektr. / mech. Anschluss:	K 1520 - Systembus

Stromversorgung:			
bei U 2708	+ 5 V +/- 5%	/	ca. 250 mA
	+ 12 V +/- 5%	/	ca. 300 mA
	- 5 V +/- 5%	/	ca. 150 mA
bei U 2716	+ 5 V +/- 5%	/	ca. 300 mA

Speicherbereich:	Bestueckung mit	
	U 2708	max. 8 kByte
	U 2716	max. 16 kByte
	6116	max. 16 kByte
	U 2732	max. 32 kByte

Adressbereich: 0000H ... FFFFH in Abhaengigkeit vom Speichertyp in 1, 2 bzw. 4 kByte-Bereichen

Software: Pruefprogramm MEM (Pruefsummenbildung)

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H.Nerger Tel. 57 369

DIANA Farbgrafik - Controller

Funktion: Der Farbgrafik-Controller besteht aus der Grundplatine -DIANA- und 1 oder 2 Speicherplatinen -DIANA PLUS- , die ueber einen lokalen Videobus miteinander kommunizieren.
Der Datenaustausch mit der System- CPU erfolgt ueber I/O Ports.
Den Kern der Grundplatine bildet der "Grafik Display Controller" U 82720, welcher das Rasterbild generiert sowie den Bildwiederholspeicher verwaltet. Das Videotiming ist entsprechend den Anwenderforderungen vollstaendig frei programmierbar.
Jede Speicherplatine -DIANA PLUS- realisiert 4 Bildspeicherebenen mit je 0.5 MBit Groesse (Option: 2 MBit) .
Diese koennen softwareseitig in verschiedenen rechteckigen Formaten organisiert werden, z.B. 1024 x 512 Pixel.
Durch Umprogrammieren des Color Look up Table (sRAM mit Organisation: 1 k x 8 Bit) mittels des Hostrechners kann die Bilddarstellung vielfaeltig beeinflusst werden, ohne dass der Bildwiederholspeicher veraendert wird.
In der Konfiguration mit einer DIANA PLUS Karte ist die gleichzeitige Wiedergabe von 16 Farben aus einer Farbpalette von 256 Nuancen moeglich. Der Einsatz von 2 DIANA PLUS Karten gestattet die Darstellung von gleichzeitig 256 Farben.Die komfortable Erzielung spezieller Effekte wird durch die Moeglichkeit eines Farbblinkens (periodisches Umschalten zwischen zwei CLUT's) sowie die Steuerung des Blinkens und Sperrens einzelner physischer Ebenen ueber Maskenregister unterstuetzt.
Die Signale am RGB - Ausgang sind kompatibel zur genormten 1V/75 Ohm Videosignalschnittstelle (75 Ohm; 0.7 V Signal; 0...+2 V DC-Offset). Anpassungen an andere Videosignalpegel sind leicht moeglich (z.B. TTL-Pegel).
Die Synchronisationssignale werden als negatives Composite-Sync Signal (/BSYN) zur Verfuegung gestellt.
Bei einer max. moeglichen Videofrequenz von 16 MHz (entsprechend der Quarzbestueckung) kann ein Darstellungsformat von z.B. 640 x 400 Pixel (non-interlaced) gewaehlt werden .
Fuer die interaktive Arbeit ist der Anschluss eines Lichtstiftes vorgesehen.

Technische Daten:

Steckeinheitenabmessungen: 95mm x 170mm

Steckraster: 20mm

Elektr. / mech. Anschluss: K 1520 - Systembus

Stromversorgung: + 5 V +/- 5% / DIANA ca. 0,8 A
DIANA PLUS ca. 0,9 A

Bausteinadressen: OUTPUT M0 ...MD M = Moduladresse
INPUT M0 ...M3

Software: Test- und Treiberroutienen

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: Dr. D.Neitz Tel. 57369

Bildschirmsteuerung   V I D E O 2

Funktion: Mit Hilfe dieser Ansteuerkarte koennen die Monitore von Robotron K 7221.10/20 oder Fernsehgeraete mit externem BAS-Anschluss am Systembus des K 1520 betrieben werden.
Die Steckeinheit enthaelt einen Bildinhaltsspeicher mit der Kapazitaet von 2K-Byte, einen programmierbaren Zeichengenerator 1K oder 2K und die zur Erzeugung des Schirmbildes im Format 32 Zeilen a 64 Zeichen erforderliche Steuerlogik. Im Zeichengenerator koennen 128 bzw. 256 Zeichen oder quasigrafische Elemente mit einem Rasterfeld von 8*8 Bildpunkten gespeichert werden. Die Verbindung zwischen Ansteuerkarte und Monitor erfolgt ueber ein bzw. zwei geschirmte Kabel.

Technische_Daten:

Steckeinheitenabmessungen:		95mm * 170mm
Steckraster:		20mm
Steckverbinder:		1* 58 polig, indirekt 1* 10 polig, indirekt
Monitoranschluss:	K7023	2 Steuerleitungen
	Fernsehgeraet	1 Steuerleitung (BAS)
Stromversorgung:	5P +5V +-5%	ca.0,6 A
	12P +12V +-5%	ca.0,1 A nur fuer
	5N -5V +-5%	ca.0,1 A U 555
X1 - Steckerbelegung		Systembus K1520
Bildwiederholspeicher- Anfangsadresse:		Im Bereich 0000H - F800H wahlweise im 2k Byte-Raster
Anzeigekapazitaet:		2048 alphanumerische oder quasigrafische Elemente
Zahl der Zeilen:		32
Zeichenanzahl/Zeile:		64
Positionsraster:		8 * 8 Bildpunkte
Zeichenumpfang:		128 Zeichen U 555 256 Zeichen U 2716
Zeichencode:		7-Bit-Code
Zeichengenerator:		1 Stueck U 555 o.U 2716
Zeichendarstellung:		normal,invers oder in Abhaengigkeit von Bit7 des Datenbytes aus dem BWS
Schreib-Lesesteuerung:		Modus "Nur Schreiben" einstellbar

Software:
Test fuer Bildwiederholspeicher

Eingesetzte_Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: E.Burmeister Tel. 57369

Bildschirmsteuerung   V I D E O 3

Funktion: Mit dieser Ansteuerkarte koennen die Monitore von Robotron K7221.10 und K7221.20 am Systembus des K 1520 betrieben werden.
Die Steckeinheit enthaelt einen Bildinhaltsspeicher mit der Kapazitaet von 2K Byte, einen programmierbaren Zeichengenerator 2K und die zur Erzeugung des Schirmbildes im Format 24 Zeilen a 80 Zeichen erforderliche Steuerlogik. Im Zeichengenerator koennen 256 Zeichen oder quasigrafische Elemente mit einem Rasterfeld von 8*8 Bildpunkten gespeichert werden. Die Verbindung zwischen Ansteuerkarte und Monitor erfolgt ueber zwei geschirmte Kabel.

Technische Daten:

Steckeinheitenabmessungen:	95mm * 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt 1* 10 polig, indirekt
Monitoranschluss: K7023	2 Steuerleitungen
Stromversorgung: 5P +5V +-5%	ca.0,6 A
X1 - Steckerbelegung	Systembus K1520
Bildwiederholspeicher-Anfangsadresse:	Im Bereich 0000H - F800H wahlweise im 2k Byte-Raster
Anzeigekapazitaet:	1920 alphanumerische oder quasigrafische Elemente
Zahl der Zeilen:	24
Zeichenanzahl/Zeile:	80
Positionsraster:	8 * 8 Bildpunkte
Zeilenabstand:	zwei Linien
Zeichenumpfang:	256 Zeichen
Zeichencode:	7-Bit-Code
Zeichengenerator:	1 Stueck U 2716
Schreib-Lesesteuerung:	Modus "Nur Schreiben" einstellbar
Kursor:	kann in Abhaengigkeit von Bit 7 des BWS in den Linien zwischen den Zeilen abbgebildet werden.

Software: Test fuer Bildwiederholspeicher

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: E.Burmeister Tel. 57369

Netzwerkinterfaceeinheit (NIU / IFSS)

Funktion: Die NANOS- NIU - IFSS ermoeglicht die Realisierung des Rechnerverbundes mittels LAN.
Sie stellt eine an praktikablen Gesichtspunkten orientierte Hardwarebasis fuer lokale Rechnernetze dar (low cost system).
Zielrechentechnik ist die 8-bit-OEM-Technik, einschliesslich der Robotron-BC-Generation A5120. Es besteht netzseitig Kompatibilitaet zur 1715-NIU-IFSS.
Die NIU sichert bei einfacher Hardware den schnellen und zuverlaessigen Datenaustausch zwischen Computern und ermoeglicht die gemeinsame Nutzung von teuren Peripheriegeraeten oder hochwertigen Massenspeichern und deren effektivere Auslastung.
Weiterhin besitzt sie eine IFSS-Schnittstelle zur freien Benutzung.

Technische Daten:

```
Steckeinheitenabmessung:  95mm x 170mm
Steckraster:              20mm
Steckverbinder:           - Systembus K1520, TGL 37271
                            Stl.304/58          (58-polig, ind.)
                          - Ringanschluss:
                            Stl.102/10          (10-polig, ind.)
                                TGL 29331/03
                          - IFSS-Anschluss:
                            Stl.103/5           (5-polig, ind.)

Stromversorgung:          -  5P +/- 5%      500 mA
                          - 12P +/- 5%       70 mA

Serielle E/A-Baustein     - UB 8560D
                            Adresse waehlbar in Raster von 8H

Zaehler/Zeitgeber-Baustein
                          - UB 857D
                            Adresse waehlbar in Raster von 8H

Kanalaufteilung SIO       - Kanal A  ->  NIU
                          - Kanal B  ->  IFSS
```

*** Parameter IFSS ***

```
Kanal                     - 1x IFSS-Kanal
                            Betriebsweisen:duplex, halbduplex
                            Gleichlaufverfahren: asynchron
                            Zeichenformat: 5...8 Bit/Zeichen
```

Sender/Empfaenger	- MB104/ MB104 waehlweise akt. bzw. pass. Betrieb
Stopbitlaenge	- 1, 1/2, 2 Bit
Faritaet	- gerade, ungerade, ohne
Uebertragungsge- schwindigkeit	- 150, 200, 300, 600, 1200, 2400, 4800, 9600 Bd
Uebertragungsentfernung	- max. 500 m
Elektrische Bedingungen der Stromschleife	- logisch "0": 0... 3 mA logisch "1":15...25 mA

*** Parameter Netzinterface ***

Leitungstreiber	- D 140, mit Zusatzbeschaltung
Ltg.-empfaenger	- MB 111, mit Zusatzbeschaltung
Ausgangssignal	- Basisband, TTL - Codierung durch Software
Bruttotaktrate	- 153,6 kbit/s
Synchronisation	- bitweise, flankengesteuert
Zugriff	- gleichberechtigt, mit Kollisionserk. oder wahlweise mit Prioritätsvergabe (CSMA/CD)
Netzausdehnung	- bis 600m zwischen zwei Stützstellen
Installationsmaterial	- handelsuebliches Sortiment der Fernsehempfangstechnik
Sonstiges	- Umgehungslogik - einseitige galv. Trennung

<u>Softare:</u> SCOM-LAN

<u>Eingesetze Spezialbauelemente:</u> keine

<u>Entwickler:</u> IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraeetebau / RE

<u>Information:</u> H.Klepsch, Tel.57 369

I/O - Baugruppe

Funktion: Die I/O-Baugruppe dient der Prozessankopplung und der seriellen Datenuebertragung in allen Rechnersystemen, die auf dem Systembus K1520, TGL 37271, basieren.
Zur parallelen Ein- und Ausgabe stehen vier 8bit- Ports (2xUB855D) zur Verfuegung (Quittungssignalbetrieb moeglich).
Die serielle Datenuebertragung (UB8560D) ist asynchron und synchron moeglich.
Zwei 20mA- Stromquellen lassen den wahlweisen aktiven bzw. passiven Betrieb des Senders und des Empfaengers zu.
Der CTC (UB857D) ist beliebig einsetzbar, bei Verwendung des SIO wird wenigstens ein Kanal fuer die Takterzeugung eingesetzt.
Die Anschluesse der Peripherieschaltkreise sind an Steckverbinder herangefuehrt, die senkrecht auf der Leiterplatte aufgesetzt sind. Somit ist ein seitliches Herausfuehren der Signale mittels Flachbandkabel und dazugehoerender Buchsenleiste, bzw. ein direktes Aufloeten des Flachbandkabels auf die Leiterplatte, moeglich.
Die realisierte Interruptkette legt die Prioritaeten der Bausteine fest: PIO0, PIO1, SIO, CTC.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, indirekt 4x 26-polig, indirekt
Stromversorgung:	5P = + 5V +-5% ca. 0,6A 12P = +12V +-5% ca. 0,1A
Bausteinadressen:	PIO fest 80H..83H, 88H..8BH SIO fest 84H..87H CTC fest 8CH..8FH
Sender/Empfaenger:	MB104 / MB111 wahlweise aktiver bzw. passiver Betrieb

Software: Pruefsoftware fuer PIO, SIO, CTC

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H.Kiepsch, Tel. 57369

Hard -Disk- Koppelbaugruppe

Funktion: Die Koppelbaugruppe dient der Realisierung einer SCSI- Busankopplung an den K 1520- Systembus. Dadurch ist es moeglich, Winchester- Laufwerke, die mit SCSI- Bus ausgestattet sind, mit dem erforderlichen Handshake- Signalspiel in K 1520- Rechnern zu betreiben.

Die Karte verhaelt sich wie eine Ein/Ausgabekarte, wobei durch Portlesen/-schreiben auf die Moduladresse X+0 Daten negiert (entspr. SCSI- Buskonvention) uebernommen/ uebergeben werden. Ueber die Moduladresse X+1 kann der SCSI-Busstatus eingelesen werden. Die Handshakesignale /ACK und /REQ werden hardwaremaessig verarbeitet. Weiterhin kann /Select (Ausgabe auf Port X+2) und /RESET (Port X+3) generiert werden.

Die Moduladresse X ist mittels der Adressen A2 ... A7 frei waehlbar.

Technische_Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1 1* 39 polig, indirekt / X 2
Elektr. / mech. Anschluss:	K 1520 - Systembus SCSI- Busanschluss/ Verbindung zum Controller ueber Flachbandleitung
Stromversorgung:	+ 5 V +/- 5%
Adressbelegung:	vier hintereinanderliegende Adressen (AB0,AB1) bestimmen Funktionsadresse, Moduladresse durch AB2..AB7 waehlbar

Software: Treiber fuer Betriebssystem EMOS 2.2 vorhanden

Eingesetzte_Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: W. Schefe, Tel. 57 377

Floppy-Disk-Anschluszsteuereinheit (FDCI)

Funktion: Die FDCI-Anschluszsteuereinheit ermoeglicht den Einsatz von Floppy-Disk-Speichern, die als Standardmassenspeicher in Mikrorechnersystemen zur Anwendung kommen.
Grundbaustein der Baugruppe ist der FD-Controller U 8272 D, der die logischen und verwaltungstechnischen Aufgaben der FD-Ansteuereinheit ausfuehrt.
Sie gestattet den Anschluss von 5 1/4- und 8- Zoll- FD-Laufwerken (Mini-/Standard- LW) an den K 1520- Systembus.
Die Aufzeichnung der Daten erfolgt mit dem modifizierten Frequenzmodulationsverfahren MFM (doppelte Schreibdichte) bzw. dem FM- Verfahren (einfache Schreibdichte). Die Aufzeichnungsformate sind frei programmierbar (entsprechend KROS- Standard 5108/01, 5110/01 und abgeleitete Formate), so dass alle gelaeufigen Formate lese- und schreibbar sind.
Die Schaltung erlaubt den Anschluss von Laufwerken (MFS 1.2, 1.4 und 1.6) mit einem bzw. zwei Lese-/Schreibkoepfen.
Unterstuetzt wird im Zeitmultiplexbetrieb die Arbeit von bis zu vier FD- Laufwerken, so dass auch parallele Suchoperationen realisierbar sind.
Der Anschluss der FD- Laufwerke an die Ansteuerkarte erfolgt ueber ein entsprechendes Adapterkabel.

Technische_Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1* 58 polig, indirekt / X 1
	1* 39 polig, indirekt / X 2
Elektr. / mech. Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5 V +/- 5% / ca. 900 mA
	+ 12 V +/- 5% / ca. 40 mA
FD- Laufwerkstypen:	5 1/4 Zoll - Laufwerke
	8 Zoll - Laufwerke
	Einfach- und Doppelkopf-laufwerke (SS, DS)
Aufzeichnungsverfahren:	FM - Frequenzmodulationsverfahr.
	MFM- modifiziertes FM-Verfahren
Laufwerkinterface:	Ausgangsstufen Open- Collector
	Leitungstreiber: 75 450 PC
	74 06 PC
	Leitungsempfaenger: DL 014 D
Ausgangssignale:	TTL- Pegel, low- aktiv

Software: - Pruefprogramm FLOTEST.TSL, Treiber fuer CP/M- kompatible Betriebssysteme

Eingesetzte_Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H.Nerger Tel. 57 369

IFSS-Verteiler : NANOS-VIFSS

Funktion:Der IFSS-Verteiler ist fuer den Aufbau kleiner lokaler Netze ueber IFSS-Schnittstellen vorgesehen. Diese Schnittstelle ist unkompliziert und erlaubt Uebertragungsentfernungen von 500 Metern, bei einer Uebertragungsrate von maximal 9600 Baud.
Auf der Steckeinheit mit K 1520 Systembusanschluss befindet sich eine SIO, eine CTC, sowie 3 Stromquellen mit Potentialtrennung. Die Steuerung der angeschlossenen Kanaele erfolgt ueber Analogschalter.
Der IFSS-Verteiler erlaubt grundsaetzlich zwei Netzstrukturen:

- Die Ringstruktur, die einen Duplexbetrieb von maximal 15 Teilnehmern ermoeglicht. Hierbei uebernimmt der die Karte verwaltende Rechner die Ueberwachung des Ringes, indem er unbenutzte Anschluesse ueberbrueckt.
- Die Sternstruktur, die einen Vollduplexverkehr zwischen dem zentralen Rechner und einem ausgewaehlten Teilnehmer erlaubt. Hierbei ist der Anschluss von maximal 6 Teilnehmern moeglich.

Der zweite SIO-Port steht fuer weitere Kopplungen zur Verfuegung und ist ebenfalls mit IFSS-Schnittstelle ausgeruestet.

Technische_Daten:

Steckeinheitenabmessungen:	95 mm * 170 mm * 20 mm
Stromversorgung:	+ 5 V/ 300 mA +12 V/ 300 mA
Kanaele je Steckeinheit:	1 unabhaengiger E/A Kanal mit IFSS-Schnittstelle 6 abhaengige E/A Kanaele mit IFSS-Schnittstelle
IFSS-Kanaele:	Zeichenformat:5-8 Bit/Zeichen Uebertragungsrate: 150 . . . 9600 Baud Uebertragungsentfernung: max. 500 m
Adressierung:	Adresse ueber DIL-Schalter im Abstand von 16 einst.

Software: Beispiele fuer verschiedene Einsatzfaelle

Eingesetzte_Spezialbauelemente: keine

Entwickler:IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: H. Lantow Tel. 57 337

ANALIN-Baugruppe (Analogeingabe)

Funktion: Die ANALIN-Baugruppe dient der Erfassung von analogen Messwerten und wandelt diese in ein 10-bit-Datenwort um. Die bereitgestellten Prozessdaten koennen von allen Rechnersystemen weiterverarbeitet werden, die auf dem Systembus K 1520, TGL 37271, basieren.
Die Baugruppe verfuegt ueber 16 Einzel- bzw. 8 Differenzeingaenge, welche durch Wickelverbindungen eingestellt werden und gegen Ueberspannungen geschuetzt sind.
Es koennen wahlweise unipolare als auch bipolare Eingangssignale im Bereich von +/-1V oder +/- 10V verarbeitet, bzw. die Kanaele 0...7 als Stromeingaenge (0...20 mA) benutzt werden.
Die Auswahl der Eingangsspannungsbereiche +/-1V bzw. +/-10V und der Starteingaenge fuer den ADU erfolgt softwaremaessig. Mit den auf der Karte vorhandenen Einstellreglern ist fuer die Eingangsspannungsbereiche +/-1V und +/-10V ein Nullpunktabgleich und Endwertabgleich vorzunehmen.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, indirekt
	1x 26-polig, indirekt
Stromversorgung:	5P = + 5V +-5% ca.0,2A
	12P = +12V +-5% ca.0,1A
Bausteinadressen:	frei waehlbar 00H..FFH
Art der Analogeingaenge:	16 unipolare Eingaenge oder
	8 bipolare Eingaenge
Eingangsbereich:	+-1V, +-10V, 0...20mA wahlweise
Aufloesung:	10 Bit und 1 Vorzeichenbit
Genauigkeit:	+- 1/2 LSB
Zykluszeit:	ca. 25/us min. + 10/us (S&H)
	ca. 100 /us typ.
ADU-Steuerung:	Start ueber CTC
	Start ueber Starteing. 1 bzw. 2

Software: Pruefsoftware fuer Baugruppe

Eingesetzte Spezialbauelemente: C 571, KR1100 SK2
MAB 08

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: Ch. Tuerk, Tel. 57369

IG - Impulszaehler - Baugruppe

Funktion: Die IG-Zaehlerbaugruppe ist fuer Positioniersysteme bestimmt, in denen inkrementale Wegmeszsysteme z.B. IGR eingesetzt werden. Sie kann Impulse von zwei inkrementellen Gebern IG/IGR voneinander unabhaengig auswerten und zaehlen.
Sie besitzt dafuer je eine Schaltung zur Stoerimpulsunterdrueckung, Drehsinnerkennung, Impulsvervierfachung, Nullimpulsverarbeitung (IGR) und zwei 16-Bit- Vorwaerts-/Rueckwaertszaehler, auf der Basis DL 193 sowie entsprechende Zwischenspeicher.
Die Zaehler lassen sich durch Hard- und Software (z.B.in Verbindung mit Null bzw. Referenzimpuls des IGR) ruecksetzen.
Bei positivem oder negativem Ueberlauf wird ueber die vier CTC- Kanaele ein entsprechender Interrupt ausgeloest.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1x 58-polig, ind. X1 (System)
	2x 15-polig, ind. X2,X3 (IGR)
elektr./mech. Anschluss:	Systembus K1520, TGL 37271
Stromversorgung:	5P = 5V +-5%, ca.1,1A (ohne IGR)
Bausteinadressen:	waehlbar, Vorzug: B8H..BFH
Zaehlfrequenz:	125 kHz (am Geberausgang)
	500 kHz (durch Vervierfachung)
Zaehlerumfang:	2 x 16 Bit
Zaehlerart:	Vorwaerts-/Rueckwaertszaehler
Zaehlerstandsabfrage:	byteweise, seriell
Eingangspegel:	TTL- Pegel

Software: Testprogramm

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: U.Haenel, Tel.57369

EPROM - Programmier - Baugruppe

Funktion:
Die Programmierbaugruppe NANOS - PROGRAMMER ermoeglicht das Programmieren, Verifizieren und Duplizieren von EPROM's 2716...27512 und PROM's 74S188, 74S287 und 74S571. Die 28 polige Schwenkhebelfassung wird auf den jeweiligen EPROM-Typ und an die unterschiedlichen Programmieralgorithmen softwaremaessig angepasst.
Die Adress- und Datensignale werden in Registern zwischengespeichert. Die Auswahl der Programmmierspannung, welche nach EPROM-Typ und Hersteller 12,5 Volt, 21,5 Volt oder 25 Volt betragen kann, sowie die Einstellung der Versorgungsspannung (5V oder 6V) wird durch das Programm vorgenommen.
Die Programmierspannung und die Versorgungsspannung fuer den EPROM werden durch einen auf der Leiterplatte befindlichen Transverter bereitgestellt.
Der EPROM-Programmiersockel und die PROM-Fassungen befinden sich auf der Programmieraufnahmeeinheit, welche ueber den Steckverbinder X3 mit der Programmierbaugruppe verbunden ist.

Technische Daten:

Steckeinheitenabmessungen:	95mm x 170mm
Steckraster:	20mm
Steckverbinder:	1 x 58 polig, indirekt / X1 Bauform 304-58 TGL 29331/03 1 x 39-polig, indirekt / X3 Bauform 402-39 TGL 29331/04
Programmierspannung:	12,5V , 21,5 bzw. 25V softwaremaessig einstellbar
Adressierung:	Basisadressen ueber DIL- Schalter in Abstand von 16 einstellbar
Elektr. / mech.Anschluss:	K 1520 - Systembus
Stromversorgung:	+ 5V +/- 5% / ca. 600mA + 12V +/- 5% / ca. 300 mA
Bausteinadressen:	waehlbar, Vorzug: D0H...D7H

Software: EPROM-Programmier-Programm
Pruefprogramm

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende / Wustrow
Direktoriat Wiss.Geraetebau / RE

Information: Ch. Tuerk, Tel. 57 369

```
***************************************************
*   N A N O S - R 1.1-10/1                        *
***************************************************
```

Rueckverdrahtungs - Leiterplatte

Funktion: Die NANOS-Rueckverdrahtungsbaugruppe realisiert den von Mikrorechnerbaugruppen entsprechend dem K 1520-Systembus nach TGL 37271. Die Leiterplatte ist fuer den Einbau in einem EGS-Rahmen 7.2 vorgesehen und wird an einer EGS-Aufnahme mit den Abmessungen 240 x 120 x 240 montiert.
Auf der Rueckverdrahtungsbaugruppe ist eine Startelektronik fuer einstellbare Startadresse enthalten. Die Hochstartlogik ermoeglicht den Programmstart bei einer vorwaehlbaren Adresse. Die Adresse kann durch entsprechende Wickelbruecken festgelegt werden.

Technische Daten:

Abmessungen:	240 mm * 115 mm
Steckplaetze:	10 (BuL 58polig, wahlweise 8,5 bzw. 13,5 mm breit)
Steckraster:	20 mm
Versorgungsspannungen:	5P,5N,5PG,12P,00

Software: Testprogramm

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende/Wustrow
Direktoriat Wiss.Geraetebau/RE

Information: Ch. Tuerk , Tel. 57 369

Kassetteninterface/RESET-Baugruppe

Funktion: Die Audio -Kassetteninterface / RESET-Baugruppe ist Bestandteil des NANOS Mikrorechnerbaugruppnsystems. Die Baugruppe besitzt eingangsseitig einen Begrenzungsverstaerker und ausgangsseitig einen ohmschen Spannungsverteiler. Weiterhin ist auf der Baugruppe eine eine den Anforderungen der DRAM's gerechtwerdende RESET-Schaltung enthalten.

Technische_Daten:

Leiterplattenabmessung:	65 mm * 35 mm
Einspeisung:	5P = 5V/50 mA 5N =-5V/20 mA
erforderliche E/A-Torbreite:	2 Bit
Kode:	NRZ
Synchronisation:	bitweise
Aufzeichnungsrate:	3600 Band
Formatierung:	2 Bloecke: 1. Parametarblock 2. Datenblock

1. Parameterblock:

- Vorspannton 3s lang
- 64 Synchronisationszeichen (16 H)
- Parameterblockkennzeichnung (02AH)
- Dateiname , Typenkennzeichnung
- Parameter - Flag
- Anfangsadresse
- Dateilaenge
- Startadresse
- Reserve
- Pruefsumme

2. Datenblock:

- 64 Synchronisationszeichen
- Datenblockkennzeichen
- Datenblock
- Pruefsumme

Software: Testprogramm

Eingesetzte Spezialbauelemente: keine

Entwickler: IHS Warnemuende/Wustrow
Direktoriat Wiss. Geraetebau / RE

Information: Ch. Tuerk , Tel. 57 369

BE (8- Bit-Binaereingabe , interruptfaehig)

Funktion:Die 8-Bit-Binaereingabebaugruppe ist fuer den Einsatz in Mikrorechnersystemen mit K 1520 - Systembus (nach TGL 37271/01) vorgesehen.
Die Baugruppe dient als Eingabeinterface mit galvanischer Trennung durch Optokoppler zum Empfang von Signalen aus dem zu steuernden Prozess und realisiert damit die Prozessdateneingabe an den Steuerrechner.
Die Eingangsdaten koennen von mechanischen Schaltern, Lichtschranken, Reglerbaugruppen, Naeherungsinitiatoren usw. erzeugt werden.
Entsprechend den Bestueckungsvarianten koennen unterschiedliche Signalpegel verarbeitet werden.

Technische_Daten:

Abmessungen:	170 mm * 95 mm
Steckraster:	20 mm
Stromversorgung:	+ 5 V +/- 5% ;350 mA
Anzahl der Eingaenge:	8
Eingangsspannung entsprechend Bestueckungsvariante :	1. Variante (BEI 1) 24 V-Eingangspegel (aehnlich KTSE-Pegel) low:UE=0...+ 5 V high:UE= +24 V +/- 30% Eingangsstrom IE=5...15mA 2. Variante (BEI 2) 220 V (Netzspannung) Eingangsstrom IE=5...10mA Besonderheiten: V O R S I C H T ! An Steckerleiste X2 kann Netzspannung (220 V) anliegen.

Software:Testprogramm

Eingesetzte_Spezielbauelemente:keine

Entwickler:VEB DVZ Rostock / BT FPMR

Information:Koll. Garlipp Tel. 8511/45

Anschluszsteuerung 2 x IFSS

Funktion: Die Anschlussteuerung 2 x IFSS dient der seriellen Datenuebertragung in einem Mikrorechnerbaugruppensystem auf Basis UR 880 D (z.B.NANOS).Sie ist mit einem K 1520- Systembus nach TGL 37271 ausgeruestet und besitzt 2 unabhaengige serielle E/A-Kanaele (2 x IFSS).Das IFSS (Interface , sternfoermig,seriell) entspricht dem im System der Kleinrechner (SKR) vereinbarten System zur seriellen Informationsuebertragung zwischen E/A-Geraet und Anschlusz- steuerung (AS) eines SKR-Rechners in der speziellen Auslegung fuer eine 20 mA Stromschleife.Weitere allgemeine und techische Bedingungen des IFSS sind in der TGL 42886 zu entnehmen.

Technische_Daten:

Steckeinheitenabmessungen: 170 mm * 95 mm

Steckraster: 20 mm

Steckverbinder: 1x 58polig,indirekt zum Rechnerbus
2x 5polig,indirekt fuer IFSS-Schittstellen

Stromversorgung: + 5 V +/- 5%,280...640 mA

Signalpegel:
-Ein-und Ausgangsleitungen um Systembus K 1520 nach TGL 37271 ,TTL-kompatibel
-Ein-und Ausgangsleitungen des Interface IFS nach TGL 42886/=25 V bei einem Stromfluss von 15mA..25mA (=high)von 0mA..3mA (low)
Die lt.TGL42886 geforderte Installationsspannung von 500 V kann nicht fuer alle Einsatzfaelle ge- waehrleistet werden.
Die realisierten Kriechstrecken sind fuer Kanal A (X2) mind. 3 mm und fuer Kanal B (X3) mind. 1,6 mm gross.Entsprechend TGL 16559 ergibt sich daraus je nach Einsatzgruppe die moegliche Bezugsspannung.

Software: Testprogramm

Eingesetzte_Spezialbauelemente: keine

Entwickler: VEB DVZ Rostock /BT EPMR

Information: Koll. Garlipp. Tel. 8511/45

Anschuszsteuerung Zweidrahtbus (ASZ)

Funktion:
-zwei unabhaengige serielle Schnittstellen fuer den Zweidrahtbus der TU Magdeburg zum Einsatz von NANOS-Rechnern in vernetzten Automatisierungssystemen, eventuell in Verbindung mit programmierbaren Prozesskoppelmodulen (PPM) der TU Magdeburg bzw. der IHS Warnemuende/Wustrow

Technische_Daten:

Abmessungen:	95 mm x 170 mm
Systembus:	weitestgehend K 1520 nach TGL 37271/02
Stromversorgung:	nur + 5 V

Software:Testprogramm

eingesetzte_Spezialbauelemente:keine

Entwickler:Inst. f. techn. Untersuchungen Bln.

Information:Koll. Garlipp,Tel. 8511/45

CMOS- RAM- 16 KByte - Baustein

Funktion:

-Betriebsspannung der RAM-Bausteine kann ueber Systembusanschluss SPG oder ueber Lithium-Batterie gestuetzt werden (Batteriezustand ist durch Rechner abfragbar)
-Baugruppe kann das Systembussignal /MEMDI wahlweise empfangen oder im adressierten Zustand selbst erzeugen ; dadurch kann die Baugruppe auch parallel zu einem eventuell schon vorhandenen Hauptspeicher betrieben werden
-Schreib-und Leseschutz sind per Software setz- bzw.ruecksetzbar ; beim Einschalten koennen Schreib-und Leseschutz automatisch gesetzt werden (wickelbar)
-fuer die Steuerung der Baugruppe werden 8 I/O-Adressen (wickelbar) benoetigt
-der CMOS-RAM ist in zwei Betriebsarten schreibbar:

Betriebsart 1 - Hauptspeicher-Betrieb:
normale Einordnung in den Hauptspeicher des Rechners;
Basisadresse im 8KByte-Raster einstellbar

Betriebsart 2 - RAM-Floppy-Betrieb:
Zugriff zum Speicher nur ueber ein 256 Byte breites Fenster im Hauptspeicherbereich des Rechners ; dazu muss vorher ein Register mit dem High-Teil der Speicheradresse geladen werden;Low-Teil der Adresse wird beim Zugriff direkt durchgeschaltet;Basisadresse des Fensters durch Inhalt des PROM's progammierbar

Technische_Daten:

Abmessungen:	95 mm x 170 mm
Systembus:	weitestgehend K 1520 nach TGL 37271/01
Stromversorgung:	nur + 5 V
Speicherkapazitaet:	16 KByte statischer CMOS-RAM (8x U 6516)

Software:Testprogramm

eingesetzte_Spezialbauelemente:keine

Entwickler:VEB DVZ Rostock / BT EPMR

Information:Koll. Garlipp, Tel. 8511/45

Ueberwachungsbaugruppe (UeW)

Funktion:Die NANOS-Ueberwachungsbaugruppe dient der Unterstuetzung von NANOS-bzw.K1520-Mikrorechnersystemen im Prozesseinsatz.
-die Ueberwachungbaugruppe benoetigt einige Sondersignale und wird deshalb ueber einen Kombinationssteckverbinder nach TGL 27331/06 ausserhalb des Systembus nach TGL 37271/01 betrieben , ist jedoch ueber einige Signale mit diesem Systembus verbunden (/RESET,/NMI,/M1,SP,00); ausserdem werden Informationen mit einer parallelen Schnittstelle (PIO) des Mikrorechners ausgetauscht

Die Baugruppe hat folgende Funktionen:
a)Ueberwachung der Netzwechselspannung 220 V
(bei Ausfall Ausloesung /NMI und Information ueber PIO)
b)Ueberwachung der Betriebsspannung + 5 V
(bei Ausfall zunaechst /NMI und dann /RESET;ausserdem-Information ueber PIO ; bei Anlauf des Rechners Power-On-Reset)
c)Ueberwachung von Programmlaufzeiten durch Watch-Dog-Timer (eistellbar im Bereich 0,1 ms - 1,5 s;
nach Ablauf dieser Zeit ohne Nachladen durch PIO des Rechners wird zunaechst /NMI erzeugt ;laeuft diese Zeit dann nocheinmal ab ,kann ein externer Alarmsignalgeber angesteuert und bei Bedarf /RESET erzeugt werden)
d)/RESET -Erzeugung durch Taste
(fuer dyn. Speicher mit /M1 synchronisiert;bei Ausfall von /M1 asynchrones /RESET)
e)RUN-und STOP-Taste
(werden nur entprellt und der PIO zur Abfrage bereitgestellt)

Technische Daten:

Abmessungen: 95 mm x 170 mm

Stromversorgung: nur + 5 V

Software:Testprogamm

eingesetzte Spezialbauelemente:keine

Entwickler:VEB DVZ Rostock/BT EPMR

Information:Koll. Garlipp, Tel. 8511/45

CMOS -Echtzeituhr (EZU)

Funktion: Die Baugruppe hat zwei wesentliche Bestandteile:
a) batteriegestuetzte CMOS-Echtzeituhr (EZU)
b) batteriegestuetzter statischer CMOS - RAM

-die CMOS-Echtzeituhr wurde unter Verwendung des digitalen Zeitmoduls U 1301 vom VEB Uhrenwerke Ruhla realisiert ; Zeitmodul kann ueber Systembus durch CPU gestellt und ausgelesen werden;Zeitmodul verwaltet folgende Daten: Jahr ,Monat ,Tag ,Wochentag ,Stunde(24 h) ,Minute ,Sekunde (bei Stoppbetrieb bis zu einer Gesamtzeit von 30 min mit Anzeige von hundertstel Sekunden)

-der CMOS-RAM hat eine Groesse von 2 KByte (UL 6516 DG15) und kann nur ueber eine E/A-Adresse beschrieben oder gelesen werden (I/O-mapping);die niederwertigen 8 Speicheradressbits sind dazu bei jeder E/A-Operation mit dem CMOS-RAM auf dem High-Teil des Adressbusses auszugeben;die hoeherwertigen Adressbits sind vorher in ein Adressenregister der Baugruppe zu laden;der CMOS-RAM kann also nur als Dateispeicher arbeiten

-beide Schaltungsteile (CMOS-EZU und CMOS-RAM)werden unabhaengig voneinander bei Ausfall der Betriebsspannung 5P durch Lithium-Miniaturbatterie CR2032 gestuetzt

Technische Daten:

Abmessungen:	95 mm x 170 mm
Systembus:	weitestgehend K 1520 nach TGL 37271/01
Stromversorgung:	nur + 5 V vom Systembus (2 Lithium-Stuetzbatterien auf der Leiterplatte vor handen)

Software: Testprogramm

eingesetzte Spezialbauelemente: keine

Entwickler: VEB DVZ Rostock / BT EPMR

Information: Koll. Garlipp, Tel. 8511/45

Anschluszsteuerung V.24 / IFSS

Funktion:Die AS - V.24 / IFSS besteht aus folgenden wesentlichen Funktionskomplexen:

Busankopplung
Takterzeugung durch CTC
Steuerung der Datenuebertragung durch SIO
Pegelanpassung TTL/V.24 und IFSS
Stromversorgung

Die Anschluszsteuerung V.24 / IFSS dient der seriellen Datenuebertragung in einem Mikrorechner - Baugruppensystem auf Basis UB 880 D (z.B."NANOS").Sie ist mit einem K 1520 - Systembus nach TGL 37271 ausgeruestet und besitzt zwei unabhaengige serielle E/A-Kanaele (1 IFSS-Kanal,1 V.24-Kanal).Die V.24 - Schnittstelle ist bei Einsatz eines externen Modem's fuer die Datenfernuebertragung geeignet.

Technische_Daten:

Steckeinheiten-abmessungen :	170 mm x 95 mm
Steckraster	20 mm
Steckverbinder :	1 x 58polig, indirekt zum Rechnerbus 1 x 13polig , indirekt fuer V.24-Schnittstelle 1 x 5polig , indirekt fuer IFSS-Schnittstelle
Stromversorgung:	+ 5 V, +/- 5%,540...640 mA
Signalpegel:	- Ein-und Ausgangsleitungen zum Systembus K 1520 nach TGL 37271 TTL-kompatibel - Ein-und Ausgangsleitungen des Interface V.24 nach TGL 29077

Eingaenge:	- 3 V ...- 25 V = (high)	Binaerziffer 1 bei RE 3...7 K Ohm
Ausgaenge:	- 5 V ...- 15 V = (high) typ	Binaerziffer 1 - 8 V bei RL 3...7 K Ohm
Eingaenge:	+ 3 V ...+ 25 V = (low)	Binaerziffer 0 bei RE 3...7 K Ohm
Ausgaenge:	+ 5 V ...+ 15 V = (low) typ.	Binaerziffer 0 + 8 V bei RL 3...7 K Ohm

- Ein-und Ausgangsleitungen des Interface IFSS nach TGL 42886
  < / = 25 V bei einem Stromfluss
  von 15 mA ...25 mA (=high)
  von 0 mA ... 3 mA (= low)

Die laut TGL 42886 (Pkt. 3.1.4) geforderte Isolationsspannung von 500 V kann nicht fuer alle Einsatzfaelle gewaehrleistet werden. Die realisierten Kriechstrecken sind mind. 1 - 6 mm gross.Entsprechned TGL 16559 ergibt sich daraus je nach Einsatzgruppe die moegliche Bezugsspannung.

Software: Testsoftware

Eingesetzte_Sezialbauelemente:keine

Entwickler:VEB DVZ Rostock /BT CPMR

Information:Koll. Garlipp , Tel. 8511/45

8 - Bit - Binaer - E/A

Funktion: Die 8-Bit-Ein-/Ausgabebaugruppe dient als Eingabeinterface mit galvanischer Trennung durch Optokoppler zum Empfang von digitalen Informationen und realisiert die Dateneingabe vom Prozess an den Steuerrechner.
Als Eingabeinitiatoren koennen dabei

- mechanische Schalter,
- Naeherungsinitiatoren,
- Lichtschranken usw.

eingesetzt werden.
Gleichzeitig kann die Baugruppe als Ausgabeinterface zur Ansteuerung elektrischer Verbraucher kleiner bis mittlerer Leistung verwendet werden.
Die Verbraucher koennten

- Magnetventile,
- Relais,
- Schuetze,
- Alarmgeraete

zum Einsatz kommen.
Fuer die Ausgangsschaltung existieren 3 unterschiedliche Bestueckungsvarianten.

Technische_Daten:

Abmessungen:	170 mm x 95 mm
Steckraster:	20 mm
Stromversorgung:	+ 5 V +/-5% ca. 250mA
Anzahl der Eingaenge:	8 in 3 Bestueckungsvarianten

1. Variante: 8 Reed - Relais RGT 13/1

max. Schaltleistung 10 W

max. Schaltspannung 100 V Gleichspannung

110 V Wechselspannung

max. Schaltstrom 0,4 A

2. Variante: 8 pnp - Transistorschaltstufen
(open Kollektor)

Emitter und Kollektor jeweils an X 2 herausgefuehrt.
Emitter am gemeinsamen Bezugspotential (5 P)
max. Ausgangsstrom Ic max. = - 1,5 A

3. Variante: 8 x npn Transistorschaltstufen
(open Kollektor)

Emitter und Kollektor jeweils an X 2 herausgefuehrt.
Emitter am gemeinsamen Bezugspotential Masse (00)
max. Ausgangsstrom Ic max. = 0,5 A an 60 V

Besonderheiten:

Betriebsspannungen 12 P, 5 P, 00 an Steckverbinder X 2
verfuegbar.
Blockierung der Ausgaberegister mit /RESET moeglich

Achtung:

Baugruppe ist mit Steckerleiste X 1 Ä siehe Zeichn.-Nr.
6968 - 010405 : 01 Blp. (4) Ü in den Rechner zu stecken.

Software: Testsoftware

Eingesetzte Sezialbauelemente: keine

Entwickler: VEB DVZ Rostock /BT EPMR

Information: Koll. Garlipp, Tel. 8511/45

DAU- Analogausgabe

Funktion:Die Baugruppe besteht im wesentlichen aus Steuerlogik,BUS-Anpassung,Eingaberegister,DAU,Stromquellen und Transverter.
Die Baugruppe enthaelt 4 unabhaengige analoge Ausgabekanaele mit einer Aufloesung von 12 Bit.(In Abhaengigkeit von der Bestueckung sind auch Aufloesungen von 8 oder 10 Bit moeglich.)
Durch Wickelverbindungen lassen sich fuer jeden Kanal folgende Betriebsarten einstellen:

-10 ... +10 V
0 ... +10 V
- 5 ... + 5 V

Zusaetzlich besteht bei 2 Kanaelen die Moeglichkeit,

0 ... + 5 V
-2,5 ... + 2,5 V
0 ... + 1 V
-0,5 ... + 0,5 V
0 ... 20 mA
4 ... 20 mA zu realisieren.

Die Ausgangsspannungen bzw.-stroeme sind auf Masse bezogen und stehen an einer 10poligen Steckerleiste zur Verfuegung.Der rechnerseitige Anschluss erfolgt entsprechend dem K 1520-Systembus nach TGL 3727/01.Die Baugruppe belegt eine frei waehlbare E/A-Adresse des Systems.die Kanalauswahl erfolgt ueber hoehere Adressbits.
Zur Stromversorgung ist eine Spannung von +5 V erforderlich.Das Bezugspotential des Rechner-Bus (00) und die Bezugspotentiale der Analogausgaenge (M0 ... M3) sind nicht galvanisch voneinander getrennt.

Technische_Daten:

Steckeinheitenabmessungen: 170 mm * 95 mm

Steckraster: 20 mm

Steckverbinder: 1 * 58polig,indirekt zum Rechner-Bus,

1 * 10polig,indirekt fuer Analogausgaenge

Stromversorgung: + 5 V, +/- 5 % typ. 1 A

Signalpegel: Ein- und Ausgangsleitungen zum Systembus K 1520 nach TGL 37271

Analogausgaenge alle Kanaele:
(Kanal 0 ... 3)
- 10 ... + 10 V
0 ... + 10 V
- 5 ... + 5 V

2 Kanaele zusaetzlich:
(Kanal 2 und 3)
0 ... + 5 V
- 2,5 ... + 2,5 V
0 ... + 1 V
- 0,5 ... + 0,5 V
0 ... 20 mA
4 ... 20 mA

Lastwiderstand:
RL > / = 5 K Ohm
(Spannungsausgaenge)
RL < / = 300 K Ohm
(Stromausgaenge)

Betriebstemperatur-
bereich : 0 ... 70 Grad C

Genauigkeit:

Betriebsart	Fehlerart	Fehler 20...25 Grad C	(+/-) 0...70 Grad C	Mass-einh.	Ausga-bewert
unipolare Ausgangs-spannung	Nullpunkt	1	3	mV	000H
	Endwert	1,5	10	LSB	FFFH
	Liniearitaet	1	1	LSB	
bipolare Ausgangs-spannung	negativer Endwert	2	10	LSB	000H
	Nullpunkt	2	10	LSB	800H
	positiver Endwert	2	10	LSB	FFFH
	Linearitaet	1	1	LSB	
Ausgangs-strom	Nullpunkt	0,05	0,15	mA	000H
	Endwert	3	25	LSB	FFFH
	Linearitaet	2	2	LSB	

(1 LSB entspricht der Aufloesung des Wandlers - 0,025% vom Endwert.)

Software: Testsoftware

Eingesetzte Spezialbauelemente: keine

Entwickler: VEB DVZ Rostock / BT EPMR

Information: Koll. Garlipp, Tel.8511/45

CG 11/27/89